

Docket No.: 56937-089

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Kenichiro UDA	:	Confirmation Number: [conf_no]
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: September 10, 2003	:	Examiner:
	:	
For: STRUCTURE OF POWER SUPPLY PATH UTILIZED IN DESIGN OF INTEGRATED CIRCUIT		

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

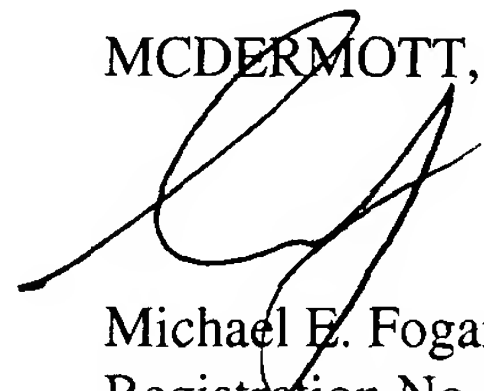
In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims the priority of:

Japanese Patent Application No. 2002-271362, filed September 18, 2002

cited in the Declaration of the present application. A Certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY



Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:prg
Facsimile: (202) 756-8087
Date: September 10, 2003

日本国特許庁
JAPAN PATENT OFFICE

56937-089
UDA
September 10, 2003
McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年 9月18日

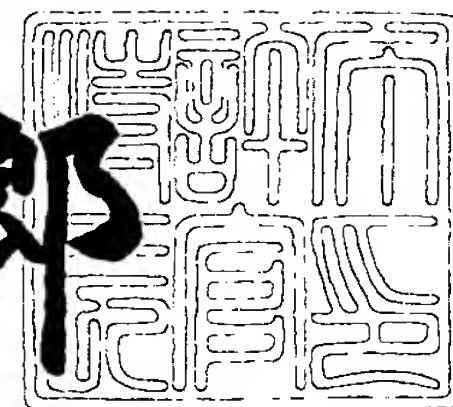
出願番号
Application Number: 特願2002-271362
[ST. 10/C]: [JP 2002-271362]

出願人
Applicant(s): 松下電器産業株式会社

2003年 7月10日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3056440

【書類名】 特許願

【整理番号】 5037540025

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 15/70

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 宇田 研一郎

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100086737

【弁理士】

【氏名又は名称】 岡田 和秀

【電話番号】 06-6376-0857

【手数料の表示】

【予納台帳番号】 007401

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9305280

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 集積回路設計における電源経路構造

【特許請求の範囲】

【請求項 1】 高電位側電源側の電源経路および低電位側電源側の電源経路につき、それぞれ電源経路の幹線部から分岐された複数の引出し部の隣接するものどうし間の間隔が互いに等しく設定されていることを特徴とする集積回路設計における電源経路構造。

【請求項 2】 前記高電位側電源側の電源経路の複数の引出し部の分岐位置と前記低電位側電源側の電源経路の複数の引出し部の分岐位置とが電源経路長手方向で互いに一致していることを特徴とする請求項 1 に記載の集積回路設計における電源経路構造。

【請求項 3】 前記高電位側電源側の電源経路および前記低電位側電源側の電源経路のいずれにおいても、それぞれ複数の引出し部の引出し長さが等しく設定されていることを特徴とする請求項 1 または請求項 2 に記載の集積回路設計における電源経路構造。

【請求項 4】 前記高電位側電源側の電源経路の複数の引出し部の引出し長さが、前記低電位側電源側の電源経路の複数の引出し部の引出し長さよりも長く設定されていることを特徴とする請求項 3 に記載の集積回路設計における電源経路構造。

【請求項 5】 前記高電位側電源側の電源経路および前記低電位側電源側の電源経路のいずれにおいても、それぞれの複数の引出し部の幅が互いに等しく、かつ隣接する引出し部どうし間の間隔よりも小さく設定されていることを特徴とする請求項 1 から請求項 4 までのいずれかに記載の集積回路設計における電源経路構造。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、集積回路設計における電源経路構造にかかわり、特には、電源電圧制御対象部の充放電時間・消費電力の見積もりの技術に関する。

【 0 0 0 2 】

【従来の技術】

図 5 は従来の技術における集積回路設計における電源経路構造を示す平面図である。この図は電源電圧制御対象部を示す。図 5 において、3 0 は高電位側電源 V D D 側の電源経路、3 0 a は幹線部、3 1, 3 2, 3 3 はそれぞれ幹線部 3 0 a から分岐された引出し部、4 0 は低電位側電源 V S S 側の電源経路、4 0 a は幹線部、4 1, 4 2, 4 3 はそれぞれ幹線部 4 0 a から分岐された引出し部である。

【 0 0 0 3 】

高電位側電源 V D D 側の電源経路 3 0 において、隣接する引出し部 3 1, 3 2 どうし間の間隔 r_1 、隣接する引出し部 3 2, 3 3 どうし間の間隔 r_2 につき、不一致がある ($r_1 \neq r_2$)。低電位側電源 V S S 側の電源経路 4 0 でも、同様である ($s_1 \neq s_2$)。

【 0 0 0 4 】

また、電源経路長手方向において、引出し部 3 1, 3 2, 3 3 の分岐位置と引出し部 4 1, 4 2, 4 3 の分岐位置とがずれている。

【 0 0 0 5 】

また、引出し部 3 1, 3 2, 3 3 の引出し長さに不均一がある。引出し部 4 1, 4 2, 4 3 についても、引出し長さの不均一がある。

【 0 0 0 6 】

また、引出し部の幅につき、引出し部 3 3 は引出し部 3 1, 3 2 と不一致である。また、引出し部 4 3 の幅は引出し部 4 1, 4 2 の幅と異なっている。

【 0 0 0 7 】

また、引出し部 4 1 の幅 t_1 に対して、引出し部 4 1, 4 2 どうし間の間隔 t_2 の方が小さくなっている ($t_1 > t_2$)。

【 0 0 0 8 】

このように従来技術においては、電源電圧制御対象部における電源経路の引出し部の形状、寸法の相互関係がまちまちであった。

【 0 0 0 9 】

集積回路の一部または全部の電圧を制御する場合、電源電圧制御対象部の充放電時間を見積もる必要がある。これには、電源経路の幹線部の抵抗値、浮遊容量値、引出し部の抵抗値、浮遊容量値を総合的に勘案して充放電時間を計算する。図 5 には等価回路としての抵抗、容量を重ね合わせ状態で図示している。

【 0 0 1 0 】

充放電時間の見積もりについて、従来技術では、セル配置が完了し、電源経路が確定した後に見積もりを行っていた。電源経路の引出し部の形状、寸法の相互関係がまちまちであっても、セル配置完了後に見積もりを行うので、その見積もりは可能であった。逆に言うと、セル配置完了後に見積もりを行う関係で、引出し部の形状、寸法の相互関係については、まちまちであっても構わなかったということである。

【 0 0 1 1 】

【特許文献 1】

特許第 2 9 1 2 1 7 4 号公報(第 3 頁、図 1)

【 0 0 1 2 】

【発明が解決しようとする課題】

しかしながら、近年は、システムの急速な高性能化・高機能化が進んでおり、これに伴って、充放電時間・消費電力の見積もりについても、これを設計の早期段階で行えるようにすることが要望されている。

【 0 0 1 3 】

本発明は、このような事情に鑑みて創作されたものであり、上記の要望に応えるべく、集積回路の設計において、電源電圧制御対象部の充放電時間・消費電力の見積もりをセル配置完了前の段階で可能にすることを目的としている。

【 0 0 1 4 】

【課題を解決するための手段】

上記の課題を解決するために、本発明による集積回路設計における電源経路構造は、高電位側電源側の電源経路においても、低電位側電源側の電源経路においても、電源経路の幹線部から分岐された複数の引出し部の隣接するものどうし間の間隔について、それぞれを互いに等しく設定してある。

【 0 0 1 5 】

これによれば、隣接する引出し部どうし間にある幹線部要素のすべてにつき、各幹線部要素の抵抗値および浮遊容量値のそれぞれが一定の値（規格値）になるため、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 1 6 】

上記において好ましい態様は、前記高電位側電源側の電源経路の複数の引出し部の分岐位置と前記低電位側電源側の電源経路の複数の引出し部の分岐位置とが電源経路長手方向で互いに一致していることである。

【 0 0 1 7 】

これによれば、高電位側電源側の電源経路の引出し部の存在が低電位側電源側の電源経路の幹線部要素および引出し部の浮遊容量値に与える影響、ならびに低電位側電源側の電源経路の引出し部の存在が高電位側電源側の電源経路の幹線部要素および引出し部の浮遊容量値に与える影響を均等化することができ、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 1 8 】

また、上記において好ましい態様は、前記高電位側電源側の電源経路においても、前記低電位側電源側の電源経路においても、それぞれ複数の引出し部の引出し長さが等しく設定されていることである。

【 0 0 1 9 】

これによれば、引出し部における抵抗値および浮遊容量値をすべての引出し部において互いに等しくすることができ、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 2 0 】

また、上記において好ましい態様は、前記高電位側電源側の電源経路の複数の引出し部の引出し長さが、前記低電位側電源側の電源経路の複数の引出し部の引出し長さよりも長く設定されていることである。

【 0 0 2 1 】

これによれば、引出し部がもつ抵抗値および浮遊容量値につき、高電位側電源側の電源経路と低電位側電源側の電源経路とで明確な区別が付き、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 2 2 】

また、上記において好ましい態様は、前記高電位側電源側の電源経路および前記低電位側電源側の電源経路のいずれにおいても、それぞれの複数の引出し部の幅が互いに等しく、かつ隣接する引出し部どうし間の間隔よりも小さく設定されていることである。

【 0 0 2 3 】

これによれば、引出し部がもつ抵抗値および浮遊容量値を均等化し、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 2 4 】

【発明の実施の形態】

以下、本発明にかかわる集積回路設計における電源経路構造の実施の形態について図面に基づいて説明する。

【 0 0 2 5 】

（実施の形態 1）

図 1 は本発明の実施の形態 1 における集積回路設計における電源経路構造を示す平面図である。

【 0 0 2 6 】

図 1 において、1 0 は高電位側電源 V D D 側の電源経路、1 0 a は幹線部、1 1, 1 2, 1 3 はそれぞれ幹線部 1 0 a から分岐された引出し部、2 0 は低電位側電源 V S S 側の電源経路、2 0 a は幹線部、2 1, 2 2, 2 3 はそれぞれ幹線部 2 0 a から分岐された引出し部である。

【 0 0 2 7 】

高電位側電源 V D D 側の電源経路 1 0 の引出し部 1 1, 1 2, 1 3 は、その分岐位置の間隔（ピッチ）P 1, P 2 が互いに等しくなっている（P 1 = P 2）。

同様に、低電位側電源 VSS 側の電源経路 2 0 の引出し部 2 1, 2 2, 2 3 は、その分岐位置の間隔（ピッチ） $Q1$, $Q2$ が互いに等しくなっている（ $Q1 = Q2$ ）。

【0 0 2 8】

換言すると、引出し部の分岐位置の間隔が、高電位側電源 VDD 側でも低電位側電源 VSS 側でも一定となっている。さらに、図示例では、 $P1 = P2 = Q1 = Q2$ となっている。

【0 0 2 9】

なお、本実施の形態においては、引出し部の引出し長さ関係については、 VDD 側の電源経路と VSS 側の電源経路とで大小関係を問うものではなく、また、同じ電源経路での複数の引出し部どうし間での引出し長さの大小関係を問うものでもない。

【0 0 3 0】

本実施の形態によれば、電源経路の引出し部を等間隔としており、隣接する引出し部どうし間にある幹線部要素 $10a_1$, $10a_2$ または $20a_1$, $20a_2$ につき、各幹線部要素の抵抗値および浮遊容量値のそれぞれが一定の値（規格値）になるため、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【0 0 3 1】

（実施の形態 2）

図 2 は本発明の実施の形態 2 における集積回路設計における電源経路構造を示す平面図である。

【0 0 3 2】

本実施の形態においては、電源経路長手方向において、高電位側電源 VDD 側の電源経路 1 0 の引出し部 1 1, 1 2, 1 3 の分岐位置と、低電位側電源 VSS 側の電源経路 2 0 の引出し部 2 1, 2 2, 2 3 の分岐位置とが一致している。その他の構成については実施の形態 1 の場合の図 1 と同様であるので、同一部分に同一符号を付すにとどめ、説明を省略する。

【0 0 3 3】

なお、本実施の形態においては、引出し部の引出し長さ関係については、V D D側の電源経路とV S S側の電源経路とで大小関係を問うものではない。

【 0 0 3 4 】

本実施の形態によれば、高電位側電源V D D側の電源経路1 0の引出し部1 1, 1 2, 1 3の存在が低電位側電源V S S側の電源経路2 0の各幹線部要素2 0 a₁, 2 0 a₂および引出し部2 1, 2 2, 2 3の浮遊容量値に与える影響を均等化することができる。また、低電位側電源V S S側の電源経路2 0の引出し部2 1, 2 2, 2 3の存在が高電位側電源V D D側の電源経路1 0の幹線部要素1 0 a₁, 1 0 a₂および引出し部1 1, 1 2, 1 3の浮遊容量値に与える影響を均等化することができる。その結果、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 3 5 】

(実施の形態3)

図3は本発明の実施の形態3における集積回路設計における電源経路構造を示す平面図である。

【 0 0 3 6 】

本実施の形態においては、引出し部の引出し長さ関係につき、高電位側電源V D D側の電源経路1 0の引出し部1 1, 1 2, 1 3の引出し長さはすべてd 1で互いに等しく設定され、また、低電位側電源V S S側の電源経路2 0の引出し部2 1, 2 2, 2 3の引出し長さはすべてd 2で互いに等しく設定されている。そして、引出し部1 1, 1 2, 1 3の引出し長さd 1の方が引出し部2 1, 2 2, 2 3の引出し長さd 2よりも長く設定されている(d 1 > d 2)。その他の構成については実施の形態2の場合の図2と同様であるので、同一部分に同一符号を付すにとどめ、説明を省略する。

【 0 0 3 7 】

本実施の形態によれば、高電位側電源V D D側の電源経路1 0の引出し部1 1, 1 2, 1 3がもつ抵抗値および浮遊容量値と、低電位側電源V S S側の電源経路2 0の引出し部2 1, 2 2, 2 3がもつ抵抗値および浮遊容量値とにつき、V D D側とV S S側とで明確な区別が付き、電源電圧制御対象部の充放電時間・消

費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 3 8 】

なお、本実施の形態においては、実施の形態 1， 2 の構造を備えていることが好ましい。

【 0 0 3 9 】

(実施の形態 4)

図 4 は本発明の実施の形態 4 における集積回路設計における電源経路構造を示す平面図である。

【 0 0 4 0 】

本実施の形態においては、高電位側電源 VDD 側の電源経路 1 0 において、引出し部 1 1， 1 2， 1 3 の幅 $W1$ が引出し部間隔 $W2$ よりも短く設定されている ($W1 < W2$)。また、低電位側電源 VSS 側の電源経路 2 0 においても、引出し部 2 1， 2 2， 2 3 の幅 $W3$ が引出し部間隔 $W4$ よりも短く設定されている ($W3 < W4$)。そして、 $W1 = W3$ 、 $W2 = W4$ を望ましい形態とする。その他の構成については実施の形態 3 の場合の図 3 と同様であるので、同一部分に同一符号を付すにとどめ、説明を省略する。

【 0 0 4 1 】

本実施の形態によれば、各引出し部がもつ抵抗値および浮遊容量値を均等化し、電源電圧制御対象部の充放電時間・消費電力をセル配置完了前に見積もることを有利に進めることができる。

【 0 0 4 2 】

なお、本実施の形態においては、実施の形態 1， 2 の構造または実施の形態 1， 3 の構造を備えていることが好ましい。

【 0 0 4 3 】

【発明の効果】

以上のように本発明によると、高電位側電源側の電源経路の複数の引出し部と低電位側電源側の電源経路の複数の引出し部とにつき、間隔、引出し長さ、幅等において均一化をもたらしているので、各電源経路の幹線部要素および引出し部の抵抗値、浮遊容量値を均等化でき、電源電圧制御対象部の充放電時間・消費電

力をセル配置完了前に見積もることを有利に進めることができる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 における集積回路設計における電源経路構造を示す平面図

【図 2】 本発明の実施の形態 2 における集積回路設計における電源経路構造を示す平面図

【図 3】 本発明の実施の形態 3 における集積回路設計における電源経路構造を示す平面図

【図 4】 本発明の実施の形態 4 における集積回路設計における電源経路構造を示す平面図

【図 5】 従来の技術における集積回路設計における電源経路構造を示す平面図

【符号の説明】

1 0 高電位側電源 V D D 側の電源経路

1 0 a 高電位側電源 V D D 側の電源経路の幹線部

1 1, 1 2, 1 3 高電位側電源 V D D 側の電源経路の引出し部

2 0 低電位側電源 V S S 側の電源経路

2 0 a 低電位側電源 V S S 側の電源経路の幹線部

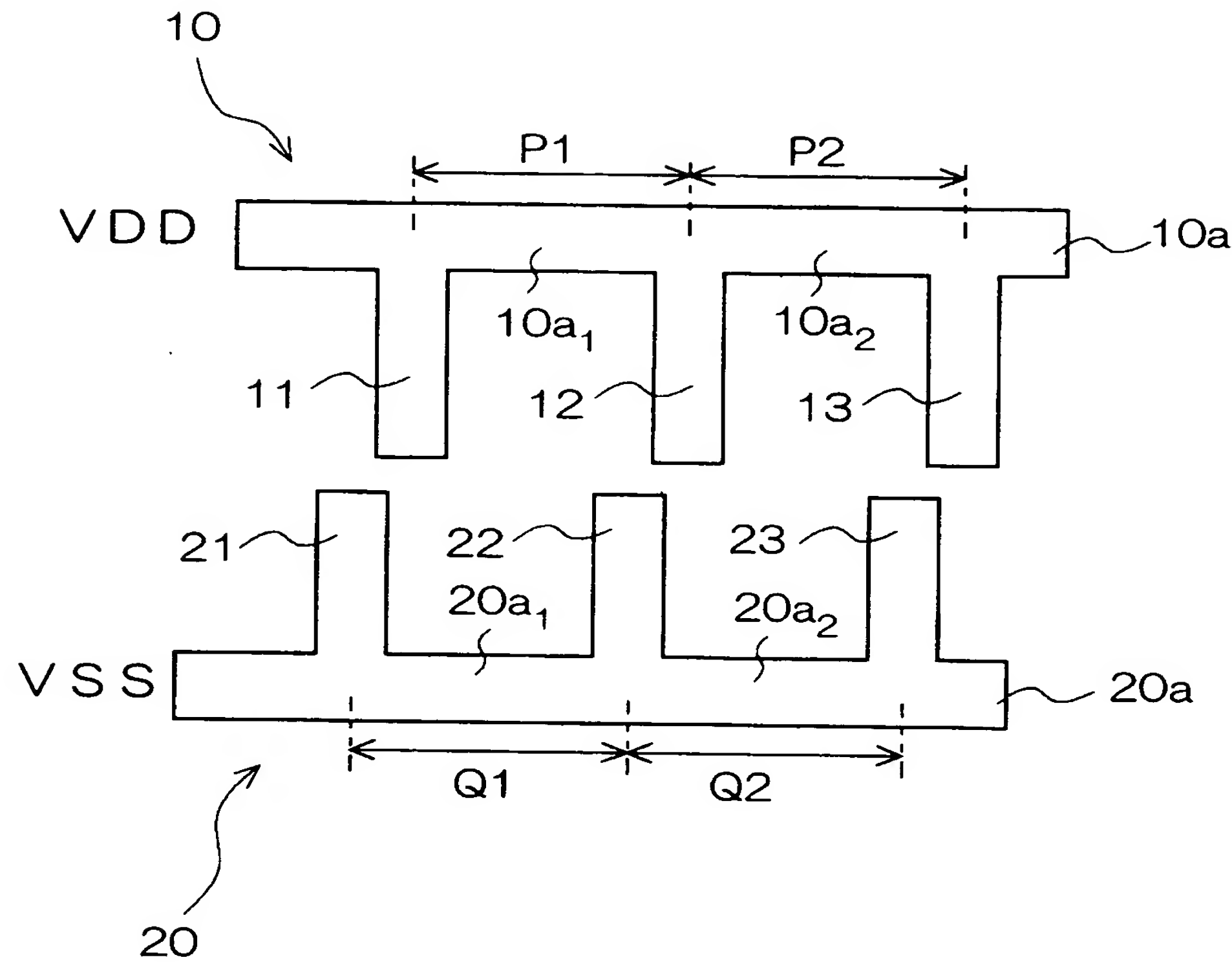
2 1, 2 2, 2 3 低電位側電源 V S S 側の電源経路の引出し部

V D D : 高電位側電源電位

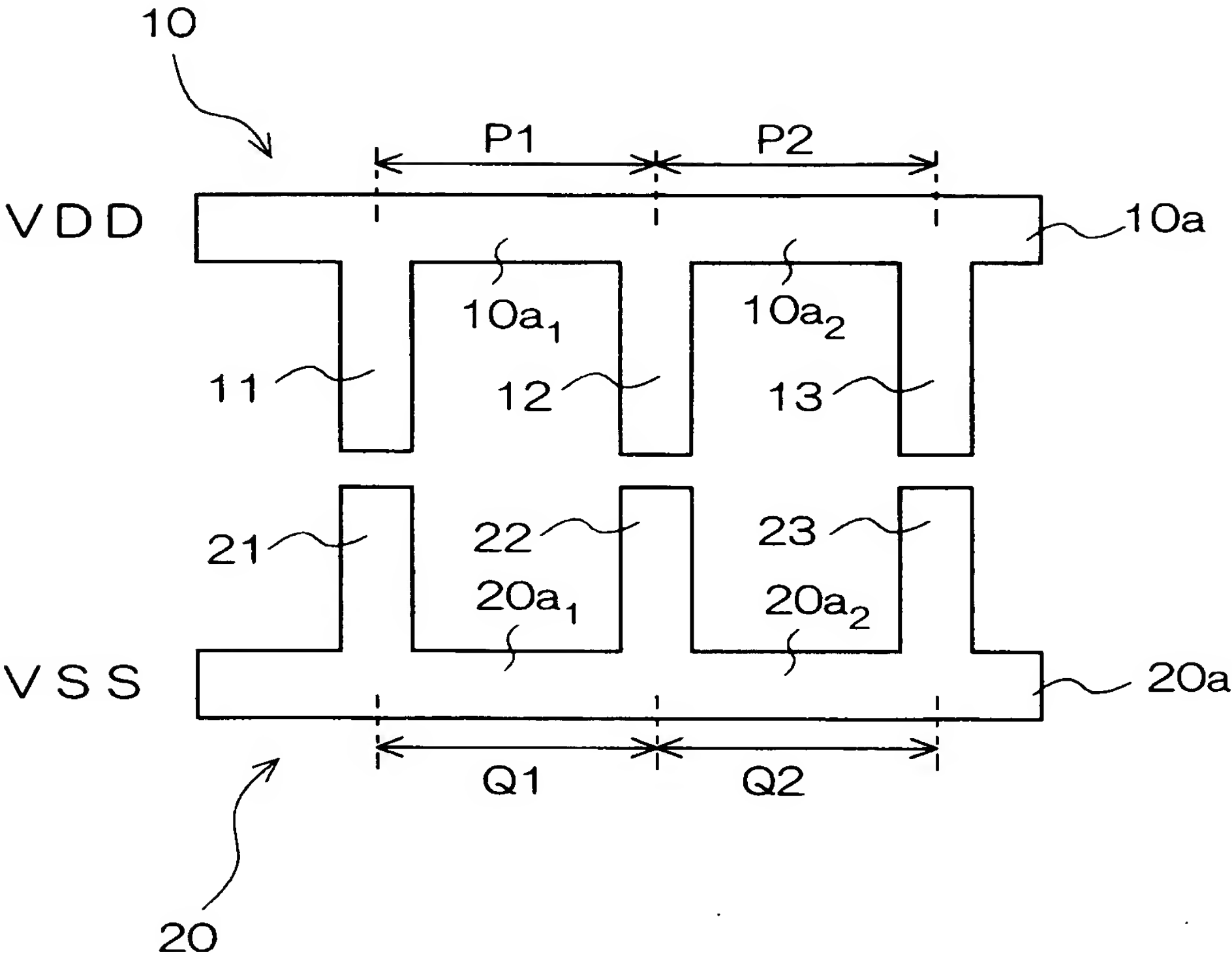
V S S : 低電位側電源電位

【書類名】 図面

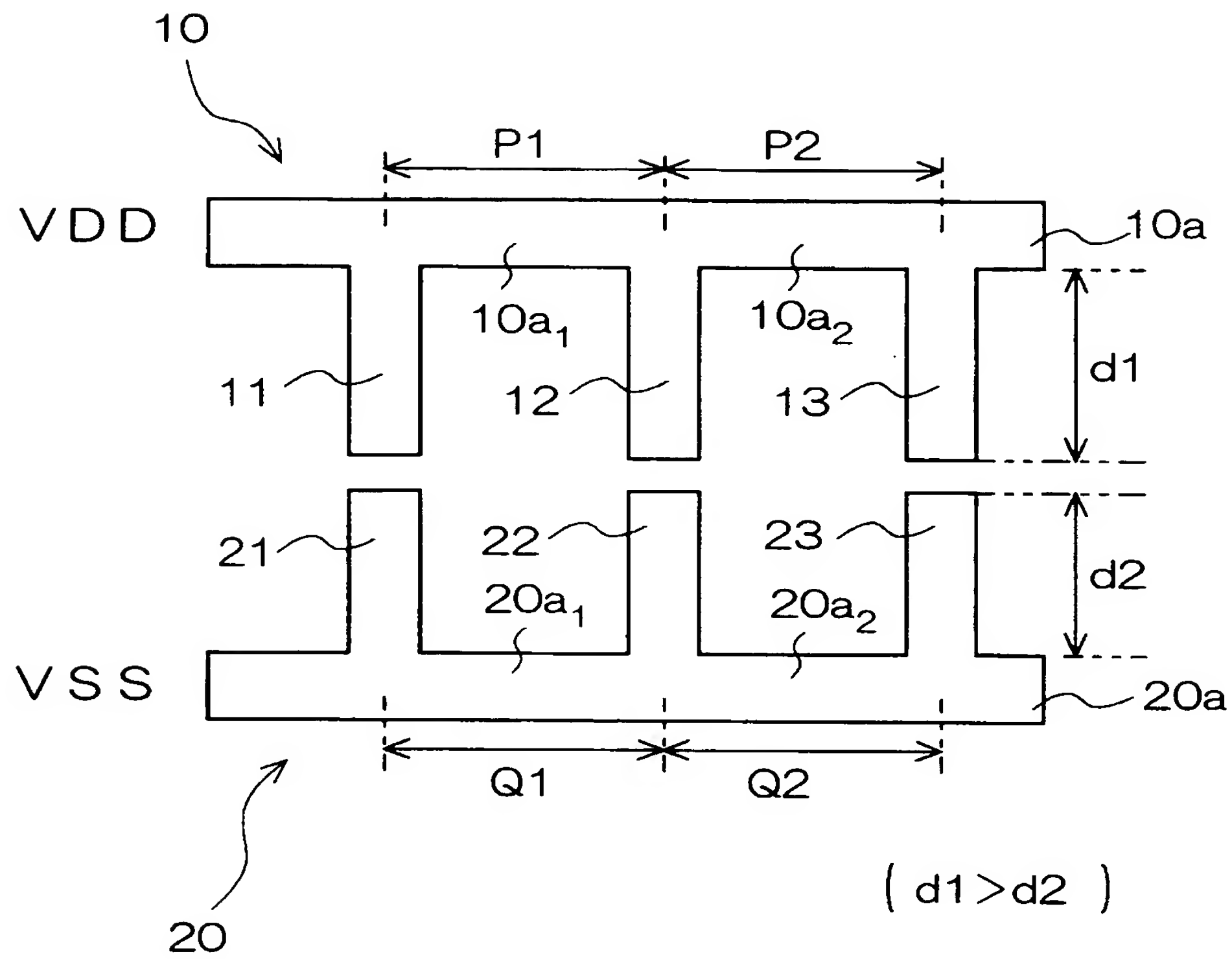
【図 1】



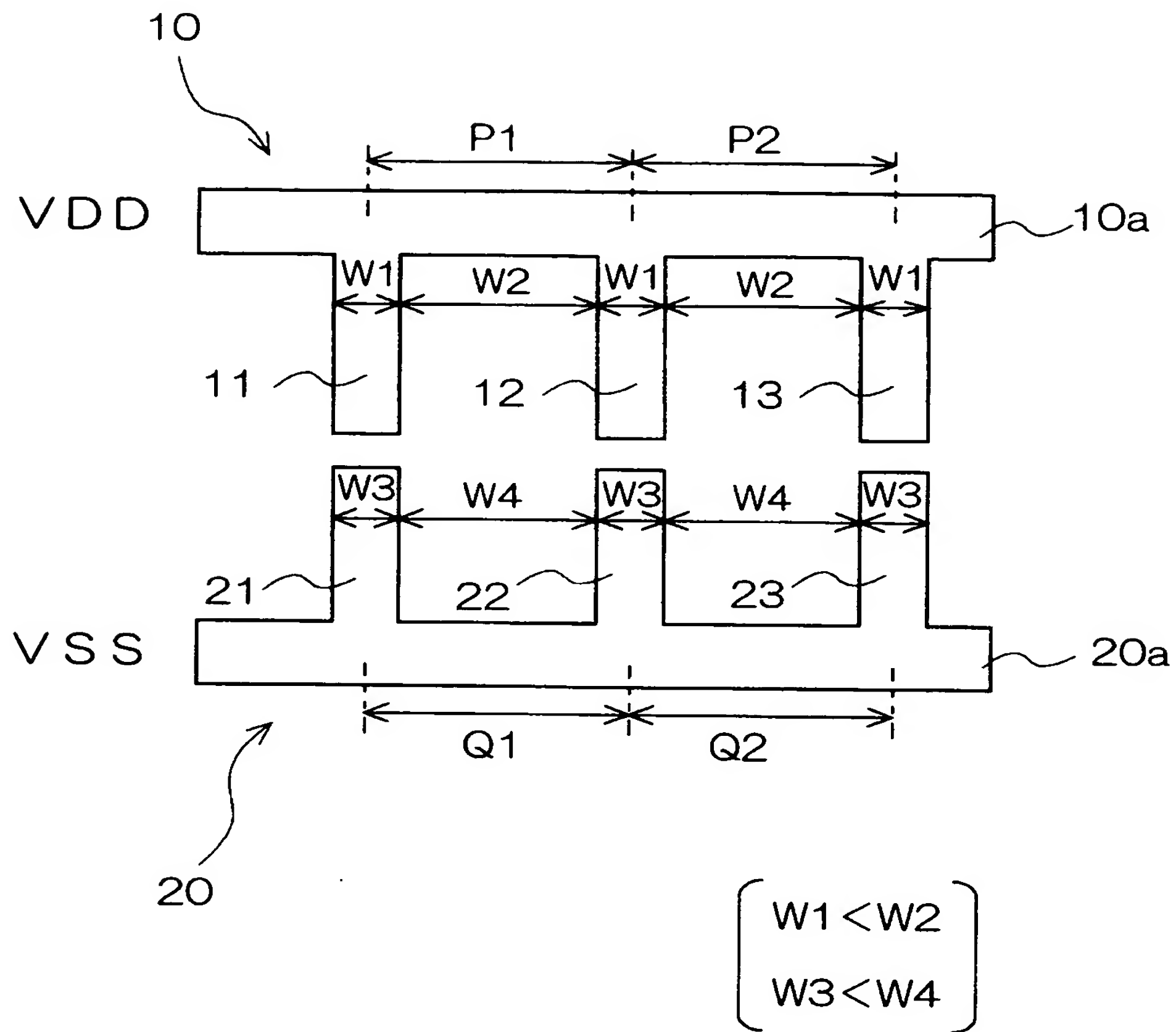
【図 2】



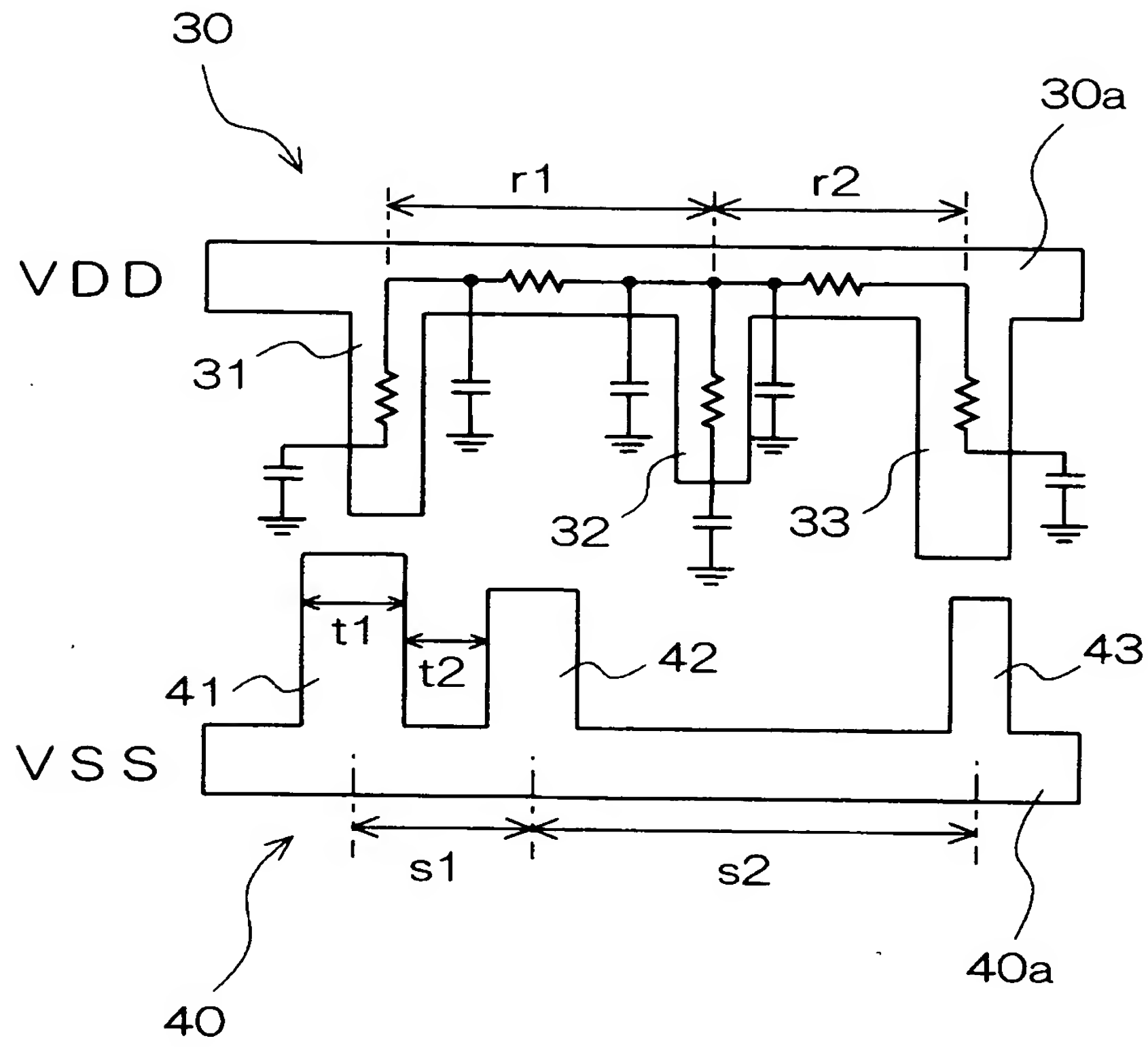
【図 3】



【图 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 集積回路の設計において、電源電圧制御対象部の充放電時間・消費電力の見積もりをセル配置完了前の段階で可能にする。

【解決手段】 高電位側電源 V D D 側の電源経路 1 0 および低電位側電源 V S S 側の電源経路 2 0 につき、それぞれ電源経路 1 0, 2 0 の幹線部 1 0 a, 2 0 a から分岐された複数の引出し部 1 1, 1 2, 1 3 および 2 1, 2 2, 2 3 の隣接するものどうし間隔が互いに等しく設定され、引出し部 1 1, 1 2, 1 3 の分岐位置と引出し部 2 1, 2 2, 2 3 の分岐位置とが電源経路長手方向で互いに一致し、引出し部 1 1, 1 2, 1 3 の引出し長さは、引出し部 2 1, 2 2, 2 3 の引出し長さよりも長く設定され、引出し部 1 1, 1 2, 1 3 および 2 1, 2 2, 2 3 の幅が互いに等しく、かつ隣接する引出し部どうし間隔よりも小さく設定されている。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 7 1 3 6 2
受付番号	5 0 2 0 1 3 9 4 6 6 2
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 4 年 9 月 1 9 日

< 認定情報・付加情報 >

【提出日】	平成14年 9月18日
-------	-------------

次頁無

特願 2 0 0 2 - 2 7 1 3 6 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1 . 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社